



JPW
PATENT

Case Docket No. TSAI27.002AUS

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s) : Tsai et al.
App. No. : 10/804,768
Filed : March 19, 2004
For : BUS INTERFACE
EXTENDER AND METHOD
THEREOF
Group Art Unit : Unknown

) I hereby certify that this correspondence and all
) marked attachments are being deposited with the
) United States Postal Service as first class mail in
) an envelope addressed to: United States Patent
) and Trademark Office, P.O. Box 1450, Alexandria,
) VA 22313, on

6/29/04
(Date)

John M. Carson, Reg. No. 34,303

TRANSMITTAL LETTER

UNITED STATES PATENT AND TRADEMARK OFFICE
P.O. Box 1450
Alexandria, VA 22313

Sir:

Transmitted herewith in the above-identified application:

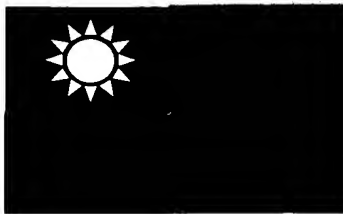
(X) Certified copy of Chinese Application No:

092122928 filed August 20, 2003

(X) Return prepaid postcard.

(X) The Commissioner is hereby authorized to charge any additional fees which may be required, now or in the future, or credit any overpayment, to Account No. 11-1410.

John M. Carson
Registration No. 34,303
Attorney of Record
Customer No. 20,995
(619) 235-8550



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 08 月 20 日
Application Date

申請案號：092122928
Application No.

申請人：威達電股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2004 年 6 月 2 日
Issue Date

發文字號：09320512690
Serial No.

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：

※ 申請日期：

※IPC 分類：

壹、發明名稱：(中文/英文)

匯流排介面擴充裝置及方法

Bus Interface Extender And Method Thereof

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

威達電股份有限公司

ICP Electronics Inc.

代表人：(中文/英文) 郭 博 達 KUO, Po-Ta

住居所或營業所地址：(中文/英文)

台北縣汐止市中興路 22 號 2、3 樓, 2、3 樓之一、二、三

2、3F, No. 22, Chung Hsing Rd., Shi Chi City, Taipei Hsien, TAIWAN, R.O.C.

國 籍：(中文/英文) 中華民國 R.O.C.

參、發明人：(共 1 人)

姓 名：(中文/英文)

蔡志銘 TSAI, Chih-Ming

住居所地址：(中文/英文)

台北縣五股鄉成泰路一段 235 之 6 號 9 樓

9F, No. 235-6, Sec. 1, Chen Tai Rd., Wu Ku Hsiang, Taipei Hsien

國 籍：(中文/英文)

中華民國 R.O.C.

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項 ☐ 第一款但書或 ☐ 第二款但書規定之期間，其日期為： 年 月 日。

◎ 本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1.

2.

3.

4.

5.

☐ 主張國內優先權（專利法第二十五條之一）：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

伍、中文發明摘要

一種匯流排介面擴充裝置及方法，係適用於一匯流排仲裁器(如 PCI 匯流排仲裁器)與至少一個以上的匯流排裝置之間，藉此可在不更換原匯流排仲裁器之情況下，額外增加可耦接的匯流排裝置之數量。前述擴充裝置包含：一優先權決定模組，係決定每一匯流排裝置使用匯流排之優先順序；一許可決定模組，用於判斷前述匯流排裝置之優先順序及請求狀態，以決定適當的匯流排裝置可以優先使用匯流排；以及一匯流排訊號處理模組，依據前述許可決定模組之判斷結果，處理每一匯流排裝置與匯流排仲裁器之間的請求/許可訊號之傳遞。

陸、英文發明摘要

A bus interface extender and method thereof, is utilized between a bus arbitrator (e.g. a PCI bus arbitrator) and at least one PCI device such that amount of bus devices electrically coupled with the bus arbitrator can be increased without modifying architecture of the bus arbitrator. The bus arbitrator includes a priority decision module, a grant decision module, and a bus signal processing module. The priority decision module determines a priority sequence for each of the bus devices. The grant decision module grants access of the proper bus device to the system bus,

伍、中文發明摘要

陸、英文發明摘要

according to request status and priority thereof. The bus signal processing module manages transmission of request/grant signals among the PCI devices and the bus arbitrator, according to decision of the grant decision module.

柒、(一) 本案指定代表圖為：第 1 圖

(二) 本代表圖之元件代表符號說明：

10 PCI 匯流排仲裁器 211 及 311 第三接腳

20 匯流排介面擴充裝置

101、102、103、104 第一接腳

131、132、133、134 第一接腳

108、109、110 及 148、149、150 傳輸線

207、208、209、210 傳輸線

247、248、249、250 傳輸線

105、106、107 第一 PCI 裝置

204、205、206 第二 PCI 裝置

201、202、203 第二接腳

351、352、353 第二接腳

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

玖、發明說明

【發明所屬之技術領域】

本發明係關於一種匯流排介面擴充裝置及方法，且特別關於一種適用於PCI匯流排仲裁器的擴充裝置。

【先前技術】

「週邊元件連接(peripheral component interconnect, PCI)」匯流排架構係一習知之匯流排標準，由Intel於1993年所發表。與PCI匯流排耦接的PCI匯流排裝置中，常見的有網路卡、音效卡和視訊卡等。而在此PCI匯流排架構中，通常會運用一種PCI匯流排仲裁器(PCI bus arbiter)有限度的銜接幾個PCI匯流排裝置。藉此，當該多個PCI匯流排裝置同時要使用系統匯流排傳遞其訊號時，該PCI匯流排仲裁器即扮演仲裁的角色，以決定何PCI匯流排裝置能取得匯流排的使用權。這些傳遞的訊號包括初始元件選擇訊號(Initialization Device Select, IDSEL)、要求訊號(request, REQ)，及許可訊號(grant, GNT)等PCI控

制訊號。

然而，習知PCI匯流排仲裁器之接腳所能支援的PCI匯流排裝置之數目皆有限制，以及所提供的功能皆已固定，故無法即時調整或更改。因此，當一電腦系統需要使用到超過預先設定數目之PCI匯流排裝置時，便可能需要更換另一個具較多接腳的PCI匯流排仲裁器，並且需要在電路板上重新進行電路佈線設計，以因應原先不相同的接腳位置，但這些都會增加成本。據上所述，如能在不變更原本匯流排仲裁器及電路下，設計出能彈性擴充可耦接的匯流排裝置數目的裝置，將是一件非常具有產業價值的工作。

【發明內容】

因此，本發明目的之一即在於提供一種匯流排介面擴充裝置及方法，可搭配現有的匯流排仲裁器(如PCI匯流排仲裁器)，即能達成支援更多匯流排裝置的效果。

依據本發明之一實施例之一匯流排介面擴充裝置，係耦接於一匯流排仲裁器與至少一個匯流排裝置之間。前述匯流排介面擴充裝置包括：一優先權決定模組，係決定每一匯流排裝置使用匯流排之優先順序；一許可決定模組，

用於判斷前述匯流排裝置之優先順序及請求狀態，以決定適當的匯流排裝置可以優先使用匯流排；以及一匯流排訊號處理模組，依據前述許可決定模組之決定，處理每一匯流排裝置與匯流排仲裁器之間的請求/許可訊號之傳遞。

此外，依據本發明之另一實施例之一匯流排介面擴充方法，係運用於一匯流排架構中，該匯流排架構進一步具有多數個第一匯流排裝置、多數個第二匯流排裝置、一匯流排仲裁器，以及擴充裝置。此多數個第一匯流排裝置與此擴充裝置耦接於此匯流排仲裁器，而此多數個第二匯流排裝置則耦接於此擴充裝置。

當此多數個第一匯流排裝置與此多數個第二匯流排裝置其中任一裝置欲使用匯流排時，會先發出一請求訊號；反之，當此多數個第一匯流排裝置及第二匯流排裝置其中任一裝置先收到一許可訊號時，即是被允許使用該匯流排。其中，任一第一匯流排裝置的請求訊號係直接送給該匯流排仲裁器仲裁，而任一第二匯流排裝置的請求訊號則先傳給該匯流排介面擴充裝置執行第一次仲裁，其結果再由該匯流排介面擴充裝置轉給該匯流排仲裁器以執行第二次仲裁。

當該匯流排仲裁器同時接收多個請求訊號時，則匯流排仲裁器依據一預定之優先順序規則加以仲裁，以發出一許可訊號給適當之第一匯流排裝置或匯流排介面擴充裝

置。當是由該匯流排介面擴充裝置取得此許可訊號時，該匯流排介面擴充裝置會依據另一預定的優先順序規則，將此許可訊號傳給其中一曾發出請求訊號且優先權最高之第二匯流排裝置。

此外，為了避免同一具較高優先權的匯流排裝置持續地取得許可訊號，而造成其他匯流排裝置等待時間過長，依據本發明之匯流排介面擴充裝置之優先順序規則，可使用如循環優先權仲裁模式(Round-Robin)，即隨著每一匯流排裝置取得許可訊號而調整其優先順序。

綜上所述可知，本發明具有下列優點：即可在不改變匯流排仲裁器之情況下，達成增加耦接匯流排裝置數目的能力，使匯流排架構設計上更具有彈性，且兼具製作成本的考量。

關於本發明之優點與精神可以藉由以下的發明詳述及所附圖式得到進一步的瞭解。

【實施方式】

請先參閱第1圖，係顯示依據本發明之較佳實施例之一匯流排介面擴充裝置20與一PCI匯流排仲裁器10搭配使用之系統架構圖。其中，該PCI匯流排仲裁器10如同一種PCI訊號收發裝置，用於仲裁控制其耦接之PCI裝置

何者可以使用匯流排通道，其上具有複數個第一接腳102~104及132~134，可藉由傳輸電路108~110及148~150分別與複數個相對應的第一PCI裝置105~107作電性耦接。惟，當需要在原有PCI匯流排仲裁器10上擴增可耦接的PCI裝置數量時，即可利用本發明之擴充裝置20電性連接更多額外的PCI裝置。該擴充裝置20至少具有複數個成對的第二接腳201~203及351~353，和一對第三接腳211及311，其中該等第三接腳211及311用於透過兩傳輸線210及250與該PCI匯流排仲裁器10的兩個第一接腳104及134耦接，以分別傳輸一請求(Request)訊號或一許可(Grant)訊號。此外，該等第二接腳201~203及351~353可透過傳輸線207~209及247~249分別與複數個額外的第二PCI裝置204~206作電性耦接。

由第1圖可清楚的觀察出，雖然PCI匯流排仲裁器10為了耦接該擴充裝置20而佔用掉一對第一接腳104及134，減少耦接一PCI裝置，但透過本發明之擴充裝置20卻可額外耦接了3個第二PCI裝置204~206，使得PCI匯流排仲裁器10實際能控制的PCI裝置由原先的4個增加成為6個，且無需重新設計電路或換置另一具較多腳位之匯流排仲裁器即可達成。

在第1圖中之每一第一及第二PCI裝置105~107及

204~206裝置均分別被系統指定一連續但不重複的PCI裝置序號。例如第一PCI裝置105、106、107的PCI裝置序號分別被命名為11、12、13，而第二PCI裝置204、205、206的PCI裝置序號如第3圖所示之列表，分別被命名為21、22、23。在此系統匯流排中，此等第一及第二PCI裝置可能分別處於請求或非請求兩種狀態其中之一，其中所謂請求狀態係指此任一第一及第二PCI裝置目前如有匯流排訊號需要傳遞，會發出一請求訊號以請求建立一匯流排通道。

請進一步參閱第2圖，係依據本發明較佳實施例之擴充裝置20之示意圖，主要至少包含有：一優先權決定模組301、一許可決定模組302和一PCI訊號處理模組303。其中該優先權決定模組301係依據一優先權決定規則304對每一第二PCI裝置204~206設定優先順序(請見第3圖之一優先權列表)。上述優先權決定規則304係用以決定第二PCI裝置204~206可取得系統匯流排控制權的優先順序。該許可決定模組302係依據上述優先權決定規則304，在系統初始(Initial)時判斷出該等第二PCI裝置204~206中一具有最高優先權的第二PCI裝置，且確認該最高優先權的第二PCI裝置是否處於一請求狀態。該PCI訊號處理模組303用於處理該PCI匯流排仲裁器10與該等第二PCI裝置204~206之間有關請求/許可訊號之傳遞。

是以，當任一第二PCI裝置204~206經由其傳輸線發出一第二請求訊號(Request)至該擴充裝置20以要求使用匯流排通道時，該PCI訊號處理模組303會經由一第三接腳211相對發出一第一請求訊號予該PCI匯流排仲裁器10，以連同該等第一PCI裝置105~107之請求訊號一起被仲裁。

之後，當該擴充裝置20之另一第三接腳311接收到該PCI匯流排仲裁器10傳來的一經過仲裁的第一許可(Grant)訊號時，該PCI訊號處理模組303會依據前述許可決定模組302對各第二PCI裝置204~206之優先順序與請求狀態的判斷(待後詳述)，對其中適當的第二PCI裝置相對發出一第二許可訊號，以允許該第二PCI裝置取得系統匯流排控制權，即建立該第二PCI裝置與系統匯流排之間的匯流排訊號傳遞。

必須指出的是，此處所述的優先權決定模組301、許可決定模組302和PCI訊號處理模組303可透過電路邏輯實作，或透過控制器搭配軟體或韌體實現，並且，第3圖之優先權列表可記錄於一記憶體等儲存媒體中如Flash Memory。

請參閱第3圖，顯示依據本發明第一實施例之擴充裝置20之優先權決定規則304採用一種固定優先權仲裁模式(Fix-Priority Arbitration)的優先權列表。前述

優先權列表除記載了每一第二PCI裝置204~206所相對應的PCI裝置序號，並記載其對應的優先權編號如1,2,及3，其中PCI裝置序號越大者，則被設定的優先權編號就越高，意謂其優先使用順序就越低。且，此種固定優先權仲裁模式的優先順序並不會改變，永遠保持如第3圖所示以PCI裝置序號為21者之PCI裝置的使用優先權最高，其次為PCI裝置序號22的第二PCI裝置，最後為PCI裝置序號23者。

於本發明第一實施例中，當第1及2圖所示之擴充裝置20之PCI訊號處理模組303接收到來自該PCI匯流排仲裁器10所傳來的一第一許可(Grant)訊號時，會使該許可決定模組302依據該優先權決定規則304所預定之優先順序，自該等第二PCI裝置204~206中找尋優先權最高的第二PCI裝置，例如在第3圖之優先權列表中優先權編號為1之第二PCI裝置204，但同時若該PCI訊號處理模組303判斷出該第二PCI裝置204並非處於一請求(Request)狀態，亦即該第二PCI裝置204在此之前並未發出一請求訊號予該擴充裝置20以要求匯流排通道時，該許可決定模組302會接著依據該優先權列表找尋到的次高優先權(優先權編號為2)的第二PCI裝置205，同時若發現該第二PCI裝置205係處於一請求狀態，代表該第二PCI裝置205在此之前已經由該擴充裝置20發出一請求訊號予該PCI匯流排仲裁器10，則該許可決定模組302經由

該PCI訊號處理模組303對第二PCI裝置205發出一擁有匯流排控制權的第二許可訊號，即同意第二PCI裝置205與系統匯流排接通，以進行PCI匯流排訊號之傳遞(Bus Transaction)。反之，若未發現第二PCI裝置205有任何請求之狀態，該許可決定模組302會繼續找優先權編號為3的第二PCI裝置206加以判斷，依此類推，即能完成仲裁之作業。

然而，當該優先權決定規則304採用固定優先權仲裁模式時，很可能會造成優先權較高者經常佔用的情況。也就是說，若擁有最高優先權的第二PCI裝置204持續處於一為請求狀態時，其匯流排控制權會皆為第二PCI裝置204所佔用。

因此，依據本發明之第二實施例之擴充裝置20的優先權決定規則304係採用另外一種循環(Round-Robin)優先權仲裁模式。請參閱第4A~4B圖，係顯示依據本發明第二實施例之優先權決定規則304採行的一種循環優先權仲裁模式的優先權列表。前述循環優先權仲裁模式的優先權列表在初始(Initial)時是類似於前述第一實施例，即仍依據每一第二PCI裝置的PCI裝置序號越大者，其優先使用的順序就越低，但不同之處在於：當其中一具有較高優先順序的第二PCI裝置已獲得該PCI匯流排仲裁器10經由擴充裝置20所發出之第一許可(Grant)訊號后，該具有

最高優先順序的第二PCI裝置在下一次仲裁時的優先權將會變為最低；換言之，每一第二PCI裝置204~206在每一次的仲裁時被付予的優先使用順序將會是變動的，而非固定的。舉例而言，在第3圖所示之第一次(或初始)仲裁中，PCI裝置序號為21之第二PCI裝置204的優先權原本具有最高優先權。惟，一旦該第二PCI裝置204已獲得一許可(GRANT)訊號后，在第二次仲裁時其優先權將變成如第4A圖所示之最低優先權3，而原先在第3圖中具次高優先權的PCI裝置序號22之第二PCI裝置205，也依序變成如第4A圖所示之最高優先權編號1。接著，由於此時優先權最高的PCI裝置序號22之PCI裝置205並未請求，但PCI裝置序號23的PCI裝置206有請求，則該第二PCI裝置206會獲得該PCI匯流排仲裁器10經由擴充裝置20所發出之第二許可(GRANT)訊號。一旦當第二PCI裝置206已使用過匯流排通道後，其PCI裝置序號23的優先權編號又會如第4B圖所示變成最低的3，而原本PCI裝置序號22之第二PCI裝置205因為未曾傳輸過PCI訊號，所以其優先權編號仍為1。

請進一步參閱第5圖，為依據本發明之PCI匯流排仲裁之擴充方法的流程圖，其步驟歸納如下：首先在步驟30中，系統從初始狀態開始；接著步驟31，即有任一第二PCI裝置204~206發出一第二請求訊號予一擴充裝置20；接著步驟S32，使該擴充裝置20依據接收到的第二

請求訊號，相對發出一第一請求訊號予該PCI匯流排仲裁器10；步驟S33，使該PCI匯流排仲裁器10仲裁該第一請求訊號及該等第一PCI裝置105~107所發出之其他請求訊號，以決定是否准予該第一請求訊號；如為”否”，即代表仲裁結果是准予該等第一PCI裝置105~107中所發出之其他請求訊號，故接下來前進至步驟S34，該PCI匯流排仲裁器10所發出之一第一許可(Grant)訊號予被准予的第一PCI裝置；反之，如為”是”，即代表准予擴充裝置20所發之該第一請求訊號，故接下來前進至步驟S41，使擴充裝置20接收來自該PCI匯流排仲裁器10所發出之一第一許可(Grant)訊號，接著步驟S42，依據一特定之優先權決定規則判斷每一第二PCI裝置204~206之設定優先順序；接著，進行步驟S43，找出其中一具最高優先權的第二PCI裝置；接著，在步驟S44中，確認該被找到的第二PCI裝置是否處於一請求(Request)使用匯流排的狀態。

如果步驟44中之判斷結果為”是”時，則進行至步驟45，即相對產生一第二許可訊號予該被找到的第二PCI裝置，以繼續前進至步驟S47；反之，如果判斷結果為”否”，則前進至步驟46，即依特定之優先權決定規則找尋下一個具次高優先權的第二PCI裝置，並回到步驟44，再度判斷該具次高優先權之第二PCI裝置是否處於一請求(Request)使用匯流排的狀態，如結果仍然為”否”，則

再判斷具更低優先權之第二PCI裝置，依此類推。當最後找到其中一第二PCI裝置係處於一請求(Request)使用匯流排的狀態，且其他優先權較高之第二PCI裝置皆未請求時，則執行步驟S45，即產生一第二許可訊號予該被找到的第二PCI裝置，以允許該被找到的第二PCI裝置擁有系統匯流排通道的控制權，接著前進至步驟S47，即即建立該第二PCI裝置與系統匯流排之間的匯流排訊號傳遞通道。之後，如果還有任一第二PCI裝置再度請求，則又回到步驟S31。

由於，本發明的擴充裝置所採用的優先權演算法，並不限於上述所提的固定優先權仲裁模式和循環優先權仲裁模式的演算法，所以本發明的擴充裝置能與習知PCI匯流排仲裁器作耦接，因此不需重新進行電路設計或置換成另一具更多腳位的PCI匯流排仲裁器，即能對該習知PCI匯流排仲裁器擴充可控制的PCI裝置之數量。

藉由以上較佳具體實施例之詳述，係希望能更加清楚描述本發明之特徵與精神，而並非以上述所揭露的較佳具體實施例來對本發明之範疇加以限制。相反地，其目的是希望能涵蓋各種改變及具相等性的安排於本發明所欲申請之專利範圍的範疇內。

【圖式簡單說明】

第1圖係本發明之匯流排介面擴充裝置與PCI匯流排仲裁器之系統架構圖。

第2圖本發明擴充裝置之示意圖。

第3圖為依據本發明第一實施例所採用的一種固定優先權仲裁模式的優先權列表之示意圖。

第4A~4B圖為依據本發明第二實施例所採用的一種循環優先權仲裁模式的優先權列表之示意圖。

第5圖為本發明之匯流排介面擴充方法之流程圖。

【元件代表符號簡單說明】

10 PCI 匯流排仲裁器 211 及 311 第三接腳

20 匯流排介面擴充裝置

101、102、103、104 第一接腳

131、132、133、134 第一接腳

108、109、110、207、208、209、210 傳輸線

148、149、150、247、248、249、250 傳輸線

105、106、107 第一 PCI 裝置

204、205、206 第二 PCI 裝置

201、202、203 第二接腳

351、352、353 第二接腳

301 優先權決定模組

302 許可決定模組

303 PCI 訊號處理模組

304 優先權決定規則

S30、S31、S32、S33、S34、S41、S42、S43、

S44、S45、S46、S47 方法步驟

拾、申請專利範圍

1、一種匯流排介面擴充裝置，用以擴充一匯流排仲裁器所能控制的匯流排裝置數量，該匯流排仲裁器具有複數個第一接腳，且每一第一接腳皆可用於與一對應的第一匯流排裝置電性耦接，以仲裁該等第一匯流排裝置所發出一要求使用匯流排通道之請求訊號，其中該擴充裝置具有複數個第二接腳和至少一第三接腳，該第三接腳係與該匯流排仲裁器的一對應第一接腳電性耦接，且該每一第二接腳可與相對應的一第二匯流排裝置電性耦接，藉此該擴充裝置係依據其經由第三接腳接收該匯流排仲裁器仲裁產生之一准許使用匯流排通道的第一許可訊號，以對該等第二匯流排裝置經第二接腳傳來的每一要求使用匯流排通道之請求訊號加以仲裁。

2、如申請專利範圍第1項所述之匯流排介面擴充裝置，進一步包含：

一優先權決定模組，依據一優先權決定規則，對每一第二匯流排裝置設定其使用匯流排通道的優先順序；

一許可決定模組，依據該優先權決定規則，判斷優先權最高的該第二匯流排裝置，且確認該第二匯流排裝置是否處於一請求狀態；以及

一匯流排訊號處理模組，依據該匯流排仲裁器傳來的第一許可訊號與該許可決定模組之前述判斷結果，對應產生一第二許可訊號予一適當的第二匯流排裝置，藉以建立該第二匯流排裝置與系統匯流排之間的訊號傳遞。

- 3、如申請專利範圍第1項所述之匯流排介面擴充裝置，其中該匯流排仲裁器及擴充裝置係設於為一種PCI匯流排架構上。
- 4、如申請專利範圍第2項所述之匯流排介面擴充裝置，其中該優先權決定規則為一種固定優先權仲裁模式。
- 5、如申請專利範圍第2項所述之匯流排介面擴充裝置，其中該優先權決定規則為一種循環優先權仲裁模式。
- 6、如申請專利範圍第1項所述之匯流排介面擴充裝置，其中至少一第二匯流排裝置係經由該擴充裝置之第三接腳產生一要求使用匯流排通道之請求訊號予該匯流排仲裁器仲裁。
- 7、一種匯流排介面擴充裝置，用於電性連接一匯流排仲裁器，以擴增該匯流排仲裁器所能控制的匯流排裝置數量，其中包括至少一第一匯流排裝置係直接電性連接該該匯流排仲裁器，以及至少一第二匯流排裝置係

電性連接該擴充裝置，藉使該匯流排仲裁器可仲裁每一第一匯流排裝置與每一第二匯流排裝置經由該擴充裝置傳來之任一請求訊號，該擴充裝置包含：

一優先權決定模組，係依據一優先權決定規則，對每一第二匯流排裝置預定其使用匯流排通道之優先順序；

一許可決定模組，依據該優先權決定規則判斷出一具較高優先權的第二匯流排裝置，且該第二匯流排裝置先前已傳送一請求訊號；以及

一匯流排訊號處理模組，係依據該匯流排仲裁器經仲裁後傳來的第一許可訊號與該許可決定模組之前述判斷結果，對應產生一第二許可訊號予前述第二匯流排裝置，藉以建立該第二匯流排裝置與系統匯流排之間的訊號傳遞。

8、如申請專利範圍第7項所述之匯流排介面擴充裝置，其中該優先權決定規則為一種固定優先權仲裁模式。

9、如申請專利範圍第7項所述之匯流排介面擴充裝置，其中該優先權決定規則為一種循環優先權仲裁模式。

10、一種匯流排介面擴充方法，係利用一擴充裝置增加一匯流排仲裁器所能控制的匯流排裝置數量，其中包

括至少一第一匯流排裝置係直接電性連接該該匯流排仲裁器，以及至少一第二匯流排裝置係電性連接該擴充裝置，藉使該匯流排仲裁器可仲裁每一第一匯流排裝置與每一第二匯流排裝置經由該擴充裝置所傳來之任一請求訊號，該擴充方法至少包含下列步驟：

經由該擴充裝置接收該匯流排仲裁器經仲裁傳回之一第一許可訊號；

依據一優先權決定規則中所預設的每一第二匯流排裝置之優先順序，尋找出一具較高優先權的第二匯流排裝置，同時該第二匯流排裝置先前已產生一請求訊號；以及

當找到一適當的第二匯流排裝置時，擴充裝置傳送一第二許可訊號予前述第二匯流排裝置，以允許該第二匯流排裝置與系統匯流排之間建立起一控制訊號傳遞的通道。

11、如申請專利範圍第10項所述之匯流排介面擴充方法，其中該匯流排仲裁器係處於一PCI匯流排架構中。

12、如申請專利範圍第10項所述之匯流排介面擴充方法，其中該優先權決定規則為一種固定優先權仲裁模式。

13、如申請專利範圍第10項所述之匯流排介面擴充方法，其中該優先權決定規則為一種循環優先權仲裁模式。

14、一種匯流排系統，供電性耦接複數第一匯流排裝置及複數第二匯流排裝置，該匯流排系統至少包含：

一匯流排仲裁器，係電性耦接至該些第一匯流排裝置與一擴充裝置，且以仲裁該些第一匯流排裝置及擴充裝置之中任一所發出之請求訊號；以及

該擴充裝置，電性耦接於該匯流排仲裁器與該些第二匯流排裝置之間，並將任一第二匯流排裝置所發出之請求訊號轉送給該匯流排仲裁器仲裁，其中當該擴充裝置接收到該匯流排仲裁器經仲裁產生之一許可訊號時，依據該些第二匯流排裝置之優先順序及請求狀態，將該許可訊號送給適當之一個該第二匯流排裝置，以建立該第二匯流排裝置與系統匯流排之間的訊號傳遞通道。

15、如申請專利範圍第14項所述之匯流排系統，其中該匯流排為PCI匯流排。

16、如申請專利範圍第15項所述之匯流排系統，其中該擴充裝置具有一記憶媒體及一電路邏輯，該記憶媒體供存放該優先順序，且該電路邏輯則依據該記憶

媒體決定將該許可訊號轉送給對應之該第二匯流排裝置。

17. 如申請專利範圍第16項所述之匯流排系統，其中該電路邏輯隨著該些第二匯流排裝置取得該許可訊號，而調整該記憶媒體中之該優先順序。

18. 一種匯流排裝置的擴充方法，至少包含：

將複數第一匯流排裝置耦接於一匯流排仲裁器；

複數第二匯流排裝置耦接於一擴充裝置；

將該擴充裝置耦接於該匯流排仲裁器；

當該擴充裝置接收該些第二匯流排裝置之一第二請求訊號時，該擴充裝置相對發出一第一請求訊號至該匯流排仲裁器；以及

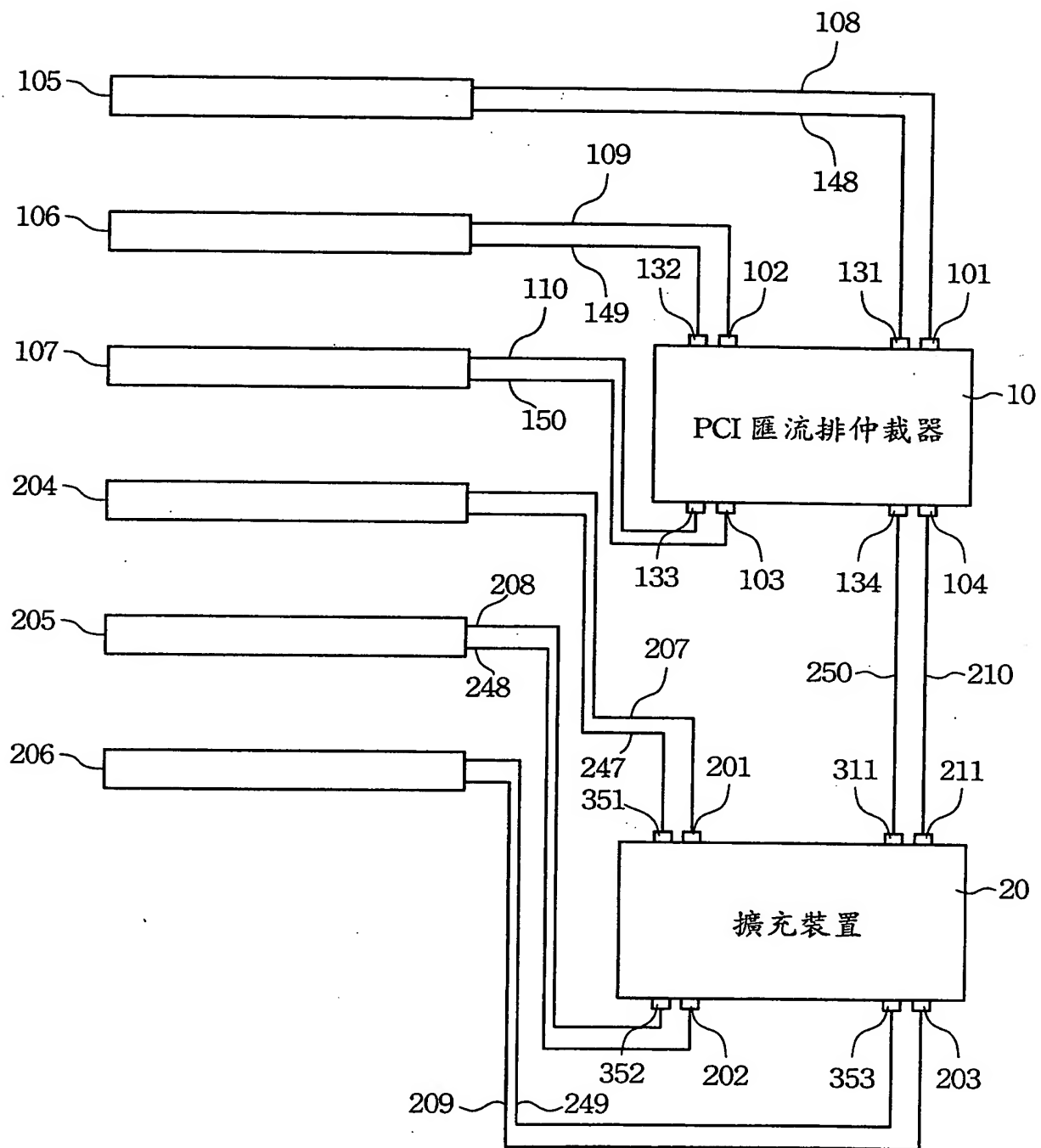
當該擴充裝置接收來自該匯流排仲裁器之一第一許可訊號時，該擴充裝置依據該些第二匯流排裝置之優先順序，相對產生一第二許可訊號予適當之第二匯流排裝置。

19. 如申請專利範圍第18項所述之方法，其中該每一第二匯流排裝置之優先順序係固定不變。

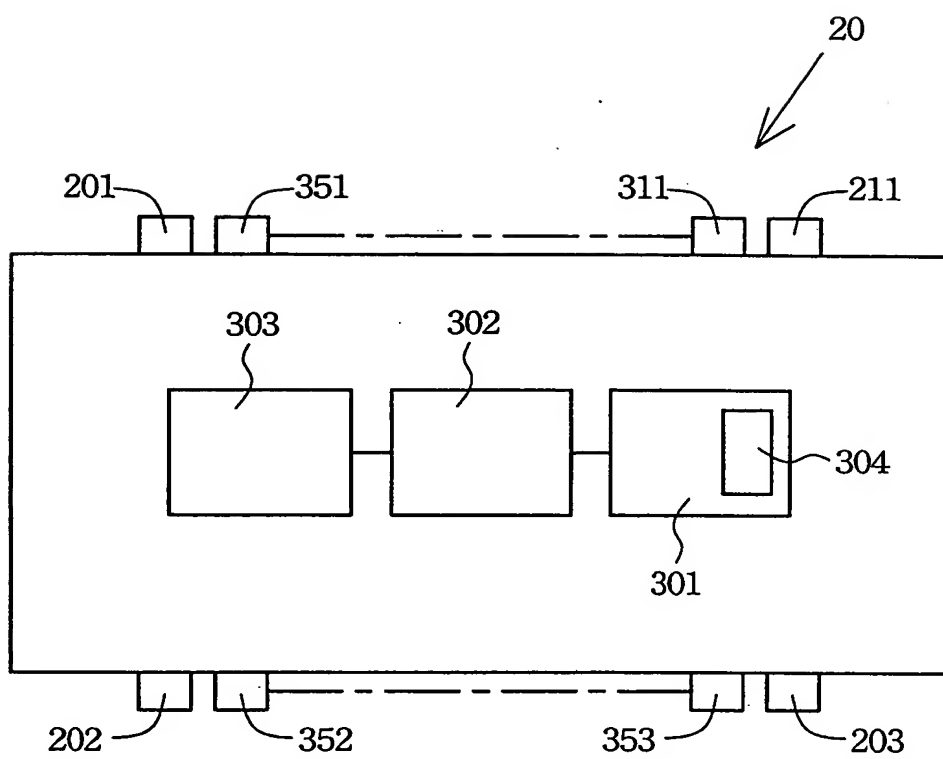
20. 如申請專利範圍第18項所述之方法，其中該優先順序係隨著該些第二匯流排裝置取得第二許可訊號之

順序而變動調整。

21. 如申請專利範圍第18項所述之方法，其中該匯流排仲裁器係一PCI匯流排仲裁器。



第 1 圖



第 2 圖

| PCI 裝置序號 | 優先權編號 |
|----------|-------|
| 21 | 1 |
| 22 | 2 |
| 23 | 3 |

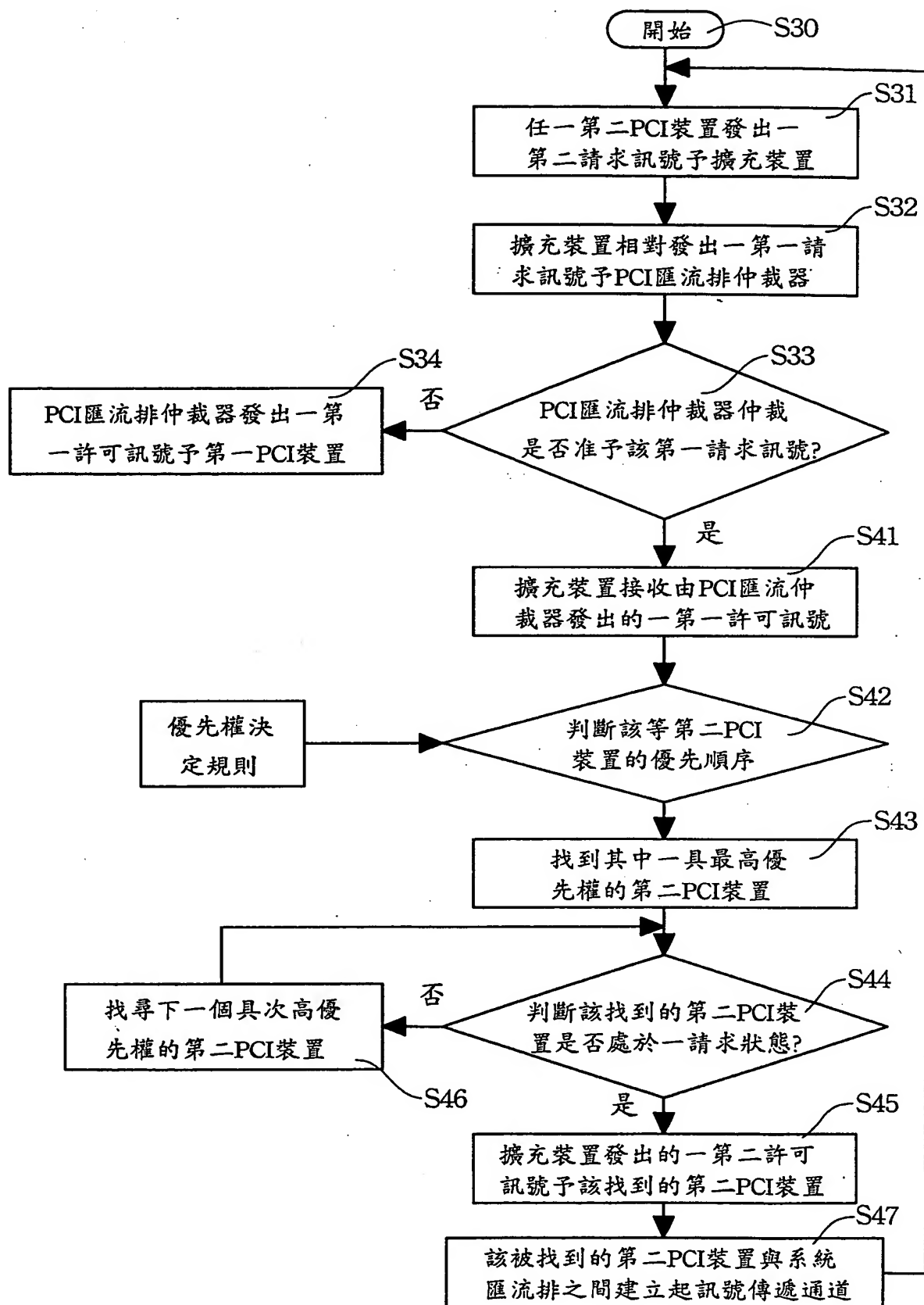
第 3 圖

| PCI 裝置序號 | 優先權編號 |
|----------|-------|
| 21 | 3 |
| 22 | 1 |
| 23 | 2 |

第 4A 圖

| PCI 裝置序號 | 優先權編號 |
|----------|-------|
| 21 | 2 |
| 22 | 1 |
| 23 | 3 |

第 4B 圖



第 5 圖